

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-125513

(43)Date of publication of application : 28.05.1991

(51)Int.Cl. H03H 17/02
G10H 1/12

(21)Application number : 01-263012 (71)Applicant : YAMAHA CORP

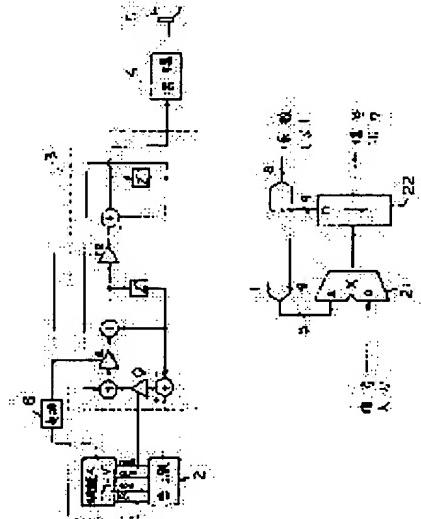
(22)Date of filing : 11.10.1989 (72)Inventor : KUNIMOTO TOSHIKUMI

(54) DIGITAL FILTER FOR MUSIC TONE SYNTHESIS

(57)Abstract:

PURPOSE: To improve the resolution of the setting of a low frequency by using a multiplication unit processing a signal in a way of fixed decimal point and processing a coefficient in terms of the floating method for a multiplier.

CONSTITUTION: A multiplier multiplies a coefficient α with an inputted signal D and outputs the result and consists of a multiplication circuit 21 and a bit shifter 22. As the coefficient α , an 8-bit data comprising a 4-bit significant figure part and a 4-bit exponent part, and as the signal D, data of a prescribed bit length such as 16 bits is inputted. A constant number '1' is supplemented to the MSB of the effective figure part of the coefficient α and the coefficient is converted into a binary number representing a figure of 0.5 or over and less than 1 (that is, 16/32-31/32) and fed to one input terminal A of the multiplication circuit 21. Moreover, the exponent part (n) of the coefficient α is fed to a shift quantity designation terminal (n) of the bit shifter 22 and the exponent part (n) designates a negative bit shift (shift down) quantity. Thus, the resolution in the setting of a low frequency is improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

平3-125513

⑫ Int. Cl.⁵

H 03 H 17/02
G 10 H 1/12

識別記号

庁内整理番号

P

8837-5J
7436-5D

⑬ 公開 平成3年(1991)5月28日

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 楽音合成用ディジタルフィルタ

⑮ 特願 平1-263012

⑯ 出願 平1(1989)10月11日

⑰ 発明者 国本利文 静岡県浜松市中沢町10番1号 ヤマハ株式会社内
⑱ 出願人 ヤマハ株式会社 静岡県浜松市中沢町10番1号
⑲ 代理人 弁理士 伊東哲也 外1名

明細書

1. 発明の名称

楽音合成用ディジタルフィルタ

2. 特許請求の範囲

(1) 楽音合成用の信号に、フィルタ特性制御変数に比例する係数を乗算してフィルタリングする楽音合成用ディジタルフィルタにおいて、

前記乗算用に、前記信号を固定小数点で、前記係数をフローティングで処理する乗算ユニットを用いたことを特徴とする楽音合成用ディジタルフィルタ。

(2) 前記乗算ユニットは、対数データの仮数部を逆対数変換し前記係数の有効数字部として出力する逆対数変換器を備え、前記係数を対数データで与えられるものである請求項1記載の楽音合成用ディジタルフィルタ。

3. 発明の詳細な説明

[産業上の利用分野]

この発明は、ディジタル電子楽器等に用いられる楽音合成用ディジタルフィルタに関する。

[従来技術]

従来のディジタルフィルタとして、アナログフィルタの特性式における加算を加算器に、減算を減算器、または加算器と反転器に、乗算を乗算器に、積分を累算器に各々置換してなるものが知られている(特開昭61-18212号)。

このディジタルフィルタは、アナログフィルタと殆ど同じ周波数特性を持つとともに、アナログフィルタ同じように扱い易いという特徴を有している。

第6図は、前記特開昭61-18212号に開示されたものと同様の一次ローパスフィルタを示す。同図において、符号「+」は無印または+印の付された入力端から入力される信号を加算し-印の付された入力端から入力される信号を減

算する加算器および減算器、Mは入力される信号に一定値（以下、係数という）を乗算する乗算器、Z⁻¹は入力されるデータをサンプリングパルスの1周期（標本化周期）遅延させる遅延回路である。各乗算器の上方に付された符号はその乗算器における係数を示す。

同図のフィルタは、カットオフ周波数が係数αに応じて決定される。ここで、係数αは0 < α < 1の範囲の値で与えられるが、αが1より充分に小さい範囲ではカットオフ周波数とαはほぼ比例関係となり、

$$F_c = \frac{\alpha F_s}{2\pi}$$

但し、F_c：カットオフ周波数、

F_s：サンプリング周波数

で表わされる。カットオフ周波数と係数αとがほぼ比例するということは、フィルタの制御がし易いことを意味する。

第7図は、前記特開昭61-18212号に開示されたものと同様のBIQUADフィルタを

示す。同図のフィルタは各乗算器の係数の設定によりローパス、バンドパスおよびハイパスのいずれの特性を持たせることも可能であるが、各係数と各カットオフ周波数との関係も、第6図の一次ローパスフィルタと同様の比例関係となる。

ところで、従来のデジタルフィルタにおいては、乗算器における信号データおよび係数のいずれもが固定小数点で処理されていたため、係数αが有限語長であることに起因する、いわゆる係数の有限ビット長効果が顕著に現われ、周波数分解能が低いという不都合があった。

例えば、第6図および第7図のフィルタにおいて、サンプリング周波数F_sを50kHz、αを8ビットデータとすると、2⁻⁸が係数αの最小分解能であるためカットオフ周波数F_cの最小分解能、すなわち最低カットオフ周波数F_rは

$$F_r = \frac{2^{-8} \times 50000}{2\pi} = 31 \text{ [Hz]}$$

になる。つまり、第6図および第7図のフィルタにおいてはカットオフ周波数F_cを31、62、

3

93、…というように31Hz間隔の比較的粗い設定しかできないという問題があった。

[発明が解決しようとする課題]

この発明は、上述した従来例における問題点に鑑みてなされたもので、電子楽器等の楽音合成処理用としてその低域周波数の設定の分解能を向上させることができ可能な楽音合成用ディジタルフィルタを提供することを目的とする。

[課題を解決するための手段]

前記の目的を達成するためこの発明では、楽音合成用の信号に、フィルタ特性制御変数に比例する係数を乗算してフィルタリングする楽音合成用ディジタルフィルタにおいて、前記乗算用として前記信号を固定小数点で、係数をフローティングで処理する乗算ユニットを用いたことを特徴としている。

また、この発明の一態様では、前記乗算ユニットに対し前記係数を対数データで与え、乗算ユニ

4

ットではこの対数データの仮数部を逆対数変換して前記係数の有効数字部として用いるように構成している。

この発明の乗算ユニットとしては、ハードウェアである乗算器は勿論のこと、ソフトウェアあるいはマイクロプログラムハードウェア等として供給される乗算ユニットをも使用可能である。

[作用]

前記の構成によれば、乗算ユニットにおいて、係数はA × Bⁿの形で与えられる。ここで、nは整数であり、nが最小の場合を除き、例えば1 ≤ A < Bまたは1 / B ≤ A < 1である。したがって、係数の分解能は指數nにかかわらず有効数字Aの分解能となる。

なお、係数が取り得る値の数（段階数）は、語長により定まる一定数であるから、指數nの小さい側で分解能（すなわち段階数）を上げた分だけ指數nの大きい側で分解能は下がる。しかしながら、この乗算ユニットは、電子楽器等の楽音合

5

—72—

6

成用として係数が周波数にはほぼ比例するディジタルフィルタに用いられ、しかも、このようなディジタルフィルタのカットオフ周波数は楽音の周波数に従って設定される場合が多いから、この発明において、乗算ユニットの係数（したがってカットオフ周波数）が楽音の周波数と同様に等比的に変化することはむしろ好都合である。

【効果】

この発明においては、乗算ユニットの係数側を浮動小数にしているため、係数が小さい程分解能も小さい。したがって、特に電子楽器の楽音合成用として係数が周波数にはほぼ比例する部分に用いる場合、低域周波数の設定の分解能を向上させることができる。

【実施例】

以下、この発明を実施例に基づき詳細に説明する。

第1図は、この発明の楽音合成用ディジタル

フィルタの一適用例に係る電子楽器の構成を示す。

同図の電子楽器は、鍵盤およびデコーダ部1、音源部2、ローパスフィルタ部3、増幅部4、スピーカ5、ならびにデータ変換部6を具備する。

鍵盤およびデコーダ部1は、鍵盤における押離鍵を検出し押鍵または離鍵された鍵を表わすキーコードKC、押鍵されたことを表わすキーオンデータKON、離鍵されたことを表わすキーオフデータKOFF、および押鍵の強さや速さ等のキータッチデータTOUCH等の各種データを発生する。

音源部2は、例えば、自然楽器音波形の1周期または半周期分の各サンプル点データを記憶した波形データメモリ、および前記鍵盤およびデコーダ部1から送出される各種データ、さらには図示しない音色指定手段から送出される音色指定データ等に基づいて前記メモリから波形データを読み出す読出手段等により構成されている。

7

ローパスフィルタ部3は、第7図に示したディジタルコントロールドフィルタに対して係数 α の乗算器を第2または第4図に示す乗算器に置き換えたものをローパスフィルタとして用いたものである。前記音源部2から出力される波形信号は、このローパスフィルタ部3を通ることにより音質を制御される。ローパスフィルタ部3において、係数 α はカットオフ周波数に関連し、係数Qはカットオフ周波数近傍の肩特性に関連する。

増幅部4は、ローパスフィルタ部3で音質を制御された波形信号をアナログ信号に変換する図示しないD/A変換器を含み、そのアナログ波形信号を増幅してスピーカ5を駆動し、スピーカ5より楽音を放音させる。

データ変換部6は、鍵盤およびデコーダ部1から出力されるキーコードKCを、ローパスフィルタ3のカットオフ周波数を設定するための係数 α に変換する。

第2図は、この発明の一実施例に係る乗算器の構成を示す。

8

同図の乗算器は、入力される信号Dに係数 α を乗算して出力するもので、乗算回路21およびピットシフタ22を具備する。ここで、係数 α としては4ビットの有効数字部と4ビットの指數部とからなる8ビットデータが入力され、信号Dとしては所定ビット長、例えば16ビットのデータが入力される。係数 α の有効数字部は、MSBとして定数“1”を補充することで0.5以上1未満の数（すなわち1.6/3.2～3.1/3.2）を表わす2進数に変換された後、乗算回路21の一方の入力端Aに供給される。また、係数 α の指數部nはピットシフタ2のシフト量指定端nに供給される。この指數部nはマイナス方向のピットシフト（シフトダウン）量を指定する。

乗算回路21は、信号Dに係数 α の有効数字Aを乗算して出力する。乗算回路21の出力側は、この種の乗算手段においてしばしば行なわれるようビット長を入力側より拡大しておくことが好みしい。

ピットシフタ22は、乗算回路21の乗算出力

$D \times A$ を係数 α の指数部 n により指定されたビット数だけビットシフトする。これにより、入力信号 D に係数 α ($= A \times 2^{-n}$) を乗算した出力 $(D \times A) \times 2^{-n}$ が得られる。

第3図に細線で示した折れ線は、係数 α (8ビットデータ $A \cdot n$) と出力 $(D \times A) \times 2^{-n}$ との関係を示す。

このように第2図の乗算器においては、基底 B を2とし、有効数字部 A および指指数部 n としてそれぞれ4ビット (16段階) を用いたため、16オクターブに渡って各オクターブ内を16等分する係数分解能を得ることができる。したがって、この乗算器を用いたディジタルコントロールドフィルタ、例えば第1図のローパスフィルタ3におけるカットオフ周波数 F_c の最小分解能、すなわち最低カットオフ周波数 F_r は

$$F_r = \frac{50000}{2\pi} \times \frac{1.6}{32} \times 2^{-16} = 0.12$$

[Hz] になる。つまり、第6図および第7図のフィルタの最小分解能が31 [Hz] であるの

に対し 0.12 [Hz] の最小分解能を得ることができる。

第4図は、この発明に係る乗算器の他の実施例を示す。

同図の乗算器は、係数を対数データ $\log \alpha$ ($= \log A + n$) で与えるようにしたものである。このため、同図の乗算器においては、第2図のものに対し、第5図に実線で示すような入出力特性を有する \log / \ln テーブルからなる逆対数変換器33を設けてある。このように係数を対数データ $\log \alpha$ で与えることにより、カットオフ周波数に対する様々な係数やエンベロープ、LFOの値の乗算を足し算で行なえるため、制御が容易になるという長所がある。

第3図において、太線は第4図の乗算器の係数 α と出力との関係を示す。第3図から明らかのように、第2図の有効数字部 A を $\ln n$ データで与えた場合と \log データで与えた場合とでそれ程大きな差異はない。この差異は、特に係数 α が0に近い程小さい。これは、第2図の乗算器も第4図の

1 1

乗算器も指指数部が共通しているためである。このような差異が問題とならない場合には、第4図の構成から逆対数変換器33を除去した構成とすることができる。すなわち、第2図の構成のまま、係数 α を対数データ (\log データ) で与えたり、あるいは $\ln n$ データのまま、エンベロープやLFOデータに \log データを加算して、係数 α とエンベロープやLFOデータとの乗算を近似することができる。

【変形例】

なお、この発明は、上述の実施例に限定されることなく適宜変形して実施することができる。例えば、上述においては、この発明のディジタルフィルタを主にハードウェアにより構成する例について説明したが、このハードウェアの一部または全部を、公知のハードウェア/ソフトウェア置換法によって同様の機能を有するソフトウェアで置き換えることは可能である。

1 2

4. 図面の簡単な説明

第1図は、この発明に係る楽音合成用ディジタルフィルタが適用される電子楽器の構成を示す回路図、

第2図は、この発明の一実施例に係る乗算器の構成を示す回路図、

第3図は、第2図および第4図の乗算器の係数対出力特性を示すグラフ、

第4図は、この発明に係る乗算器の他の実施例の構成を示す回路図、

第5図は、第4図における \log / \ln テーブルの入出力特性を示すグラフ、

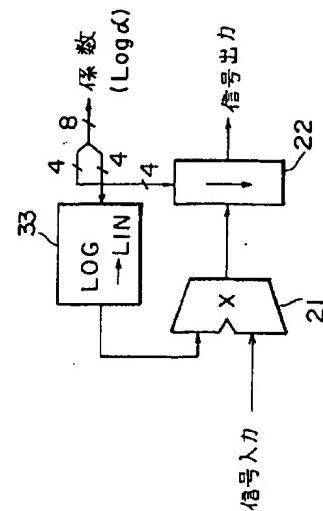
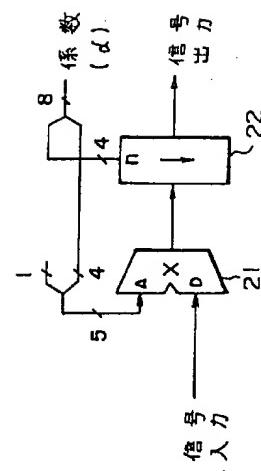
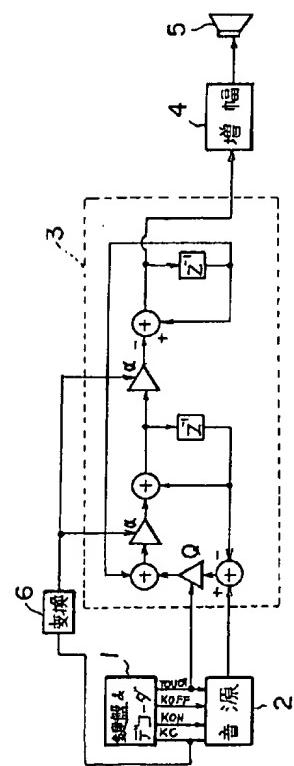
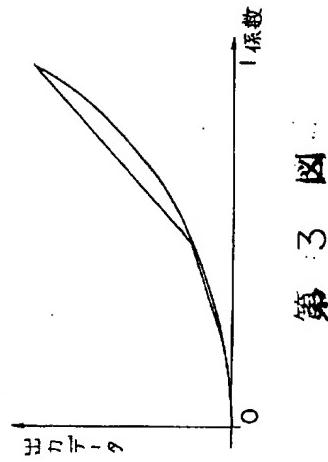
第6図および第7図は、それぞれ従来のディジタルコントロールドフィルタの構成を示す回路図である。

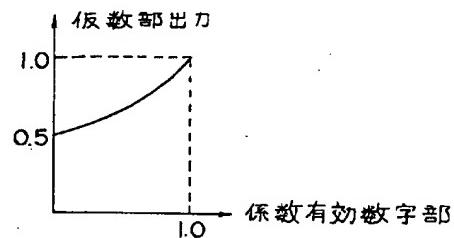
3. M : 乗算器

2 1 : 乗算回路

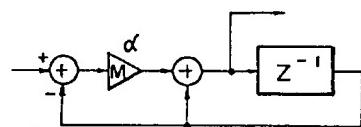
2 2 : ビットシフタ

3 3 : 逆対数変換器

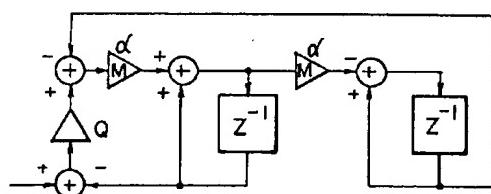




第 5 図



第 6 図



第 7 図